

VIA HAND DELIVERY
PATENT
36856.622

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:
Keiji SAKATA
Serial No.: Currently unknown
Filing Date: Concurrently herewith
For: LAMINATED INDUCTOR

H.S.
Priority
Accepted
1/12/02

J1002 U.S. PRO
10/07/3987
02/14/02

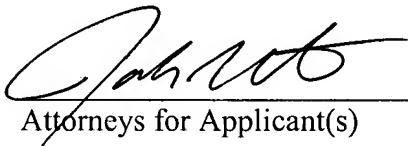
TRANSMITTAL OF PRIORITY DOCUMENTS

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application No. 2001-037072 filed February 14, 2001, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,



Attorneys for Applicant(s)

Joseph R. Keating
Registration No. 37,368

Christopher A. Bennett
Registration No. 46,710

KEATING & BENNETT LLP
10400 Eaton Place, Suite 312
Fairfax, VA 22030
Telephone: (703) 385-5200
Facsimile: (703) 385-5080

日本特許庁
JAPAN PATENT OFFICE

J1002 U.S.P.T.O.
10/07/3987
02/14/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 2月14日

出願番号

Application Number:

特願2001-037072

出願人

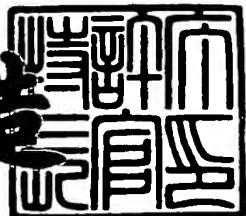
Applicant(s):

株式会社村田製作所

2001年 8月31日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3079351

【書類名】 特許願
【整理番号】 MU11744-01
【提出日】 平成13年 2月14日
【あて先】 特許庁長官殿
【国際特許分類】 H01F 17/00
【発明者】
【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内
【氏名】 坂田 啓二
【特許出願人】
【識別番号】 000006231
【氏名又は名称】 株式会社村田製作所
【代理人】
【識別番号】 100091432
【弁理士】
【氏名又は名称】 森下 武一
【手数料の表示】
【予納台帳番号】 007618
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9004894
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層型インダクタ

【特許請求の範囲】

【請求項1】 絶縁体層を介して、1ターン以上の渦巻形状を有する複数のコイル導体パターンを積み重ねて構成した積層体を備え、

前記複数のコイル導体パターンは、電気的に直列に接続されたコイルを構成し

前記コイルが、ターン数が異なる少なくとも2種類の前記コイル導体パターンにて構成されていること、

を特徴とする積層型インダクタ。

【請求項2】 前記絶縁体層の第1の位置又は第2の位置のいずれかの位置に設けられたビアホールを介して、前記コイル導体パターンが電気的に直列に接続されていることを特徴とする請求項1に記載の積層型インダクタ。

【請求項3】 前記絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ない前記コイル導体パターンを間にして、外側にターン数の多い前記コイル導体パターンを配置したことを特徴とする請求項1又は請求項2に記載の積層型インダクタ。

【請求項4】 前記絶縁体層の積み重ね方向に対して平行な方向において、ターン数の多い前記コイル導体パターンを間にして、外側にターン数の少ない前記コイル導体パターンを配置したことを特徴とする請求項1又は請求項2に記載の積層型インダクタ。

【請求項5】 前記絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順に前記コイル導体パターンを配置したことを特徴とする請求項1又は請求項2に記載の積層型インダクタ。

【請求項6】 前記絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順に前記コイル導体パターンを配置した積層部を、複数積み重ねたことを特徴とする請求項1又は請求項2に記載の積層型インダクタ。

【請求項7】 1ターンのコイル導体パターンのパターン幅が、複数ターンの

コイル導体パターンの、間隙を挟んで隣接する複数本のパターン全体の幅と等しいことを特徴とする請求項1～請求項6に記載の積層型インダクタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、積層型インダクタ、特に種々の電子回路に組み込まれてノイズフィルタ等として使用される積層型インダクタに関する。

【0002】

【従来の技術】

従来より、この種の積層型インダクタとして、図6に示すような渦巻形状のコイル導体パターン51, 52をピアホール53により順次接続することにより、積層体の内部にコイル50を形成してなるものが知られている。コイル50は、各々が2ターンのコイル導体パターン51, 52とそれを接続するピアホール53等により形成されている。つまり、コイル50は、渦巻方向が外側から内側に向かうコイル導体パターン51と、渦巻方向が内側から外側に向かうコイル導体パターン52とを交互に配置した構成となっている。このように、従来の渦巻形状のコイル導体パターン51, 52は、同じ多ターン(2ターン以上)を有するコイル導体パターン51, 52を交互に直列に接続することにより、小さいサイズで大きなインダクタンスを得ていた。

【0003】

【発明が解決しようとする課題】

しかしながら、従来の渦巻形状のコイル導体パターンを用いた積層型インダクタは、多ターン(2ターン以上)のコイル導体パターン51, 52を使用しているため、1ターン毎のインダクタンス調整ができず、インダクタンスの中心値合わせができないという問題があった。

【0004】

また、従来の積層型インダクタの場合、必要なインダクタンスが得られないときには、ターン数の多いコイル導体パターンを用いたり、積層体の材料として大きな透磁率を有する材料を使用したり等の方法が採られていた。しかしながら、

コイル導体パターン51, 52のターン数を多くすると、コイル導体パターン51, 52のパターン幅を細くする必要があり、コイル50の直流抵抗が増加するという問題があった。また、積層体の材料として大きな透磁率を有する材料を使用すると、積層型インダクタの磁気飽和が起きやすくなり、直流重畠特性が低下するという問題があった。

【0005】

このように、従来の積層型インダクタは、コイル導体パターンのターン数が制約を受けていたため、設計の自由度が低く、最適な特性を得るのが困難であるという問題があった。

【0006】

そこで、本発明の目的は、設計の自由度が高く、かつ、容易に最適な特性を得ることができる積層型インダクタを提供することにある。

【0007】

【課題を解決するための手段及び作用】

前記目的を達成するため、本発明に係る積層型インダクタは、

(a) 絶縁体層を介して、1ターン以上の渦巻形状を有する複数のコイル導体パターンを積み重ねて構成した積層体を備え、

(b) 前記複数のコイル導体パターンは、電気的に直列に接続されたコイルを構成し、

(c) 前記コイルが、ターン数が異なる少なくとも2種類の前記コイル導体パターンにて構成されていること、

を特徴とする。

【0008】

以上の構成により、積層体内に形成されるコイルのインダクタンスは、ターン数が異なる少なくとも2種類のコイル導体パターンの合計ターン数の増減に伴って増減する。従って、例えば1ターンのコイル導体パターンと2ターンのコイル導体パターンにてコイルを構成した場合、1ターンのコイル導体パターンによって、コイルのインダクタンスが1ターン毎に調整される。一方、2ターンのコイル導体パターンによって、大きなインダクタンスが得られる。つまり、コイルの

インダクタンスは、ターン数の異なる渦巻形状のコイル導体パターンの組合せにより、容易に目標の値にすることができる。このとき、コイル導体パターンの一部だけが多ターンであるため、直流抵抗が低いコイルとなる。

【0009】

また、複数のコイル導体パターンは、絶縁体層の第1の位置又は第2の位置のいずれかの位置に設けられたビアホールを介して、電気的に直列に接続されていることを特徴とする。コイル導体パターンが変わっても、この位置は同じであるため、絶縁体層にビアホールを形成するためのパンチ金型の種類が少なくてすむ。

【0010】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンを間にし、外側にターン数の多いコイル導体パターンを配置したことを特徴とする。以上の構成により、コイル導体パターンのターン数は、積層体の中央部よりも上側及び下側に位置するもののターン数が多くなる。これにより、コイルの直流抵抗値分布が積層体の中央部で低く、上側及び下側で高くなる。従って、放熱効率の高い積層体の上部及び下部での発熱量が大きくなり、放熱効率の低い中央部での発熱量が抑えられる。

【0011】

また、これとは逆に、外側にターン数の少ないコイル導体パターンを配置すれば、絶縁体層とコイル導体パターンを積層して圧着した際に発生する圧着歪みを小さくできる。圧着時の歪みは内側より外側の方が大きいため、外側に歪みの起きにくいターン数の少ないコイル導体パターンを配置することで圧着歪みを小さくできる。このようにコイル導体パターンの配置を変えることで、放熱効率を高めたり、圧着歪みを小さくすることができるが、両者はトレードオフの関係にあり、必要に応じて選択されることになる。

【0012】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順に前記コイル導体パターンを配置したことを特徴とする。以上の構成により、絶縁体層とコイル導体パターンを積層して圧着した際

に発生する圧着歪みが小さくなる。

【0013】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順にコイル導体パターンを配置した積層部を、複数積み重ねたことを特徴とする。以上の構成により、多ターンのコイル導体パターンの間のそれぞれに、ターン数が少ないコイル導体パターンが略均等に配置されるため、絶縁体層とコイル導体パターンを積層して圧着した際に発生する圧着歪みが更に小さくなる。

【0014】

【発明の実施の形態】

以下、本発明に係る積層型インダクタの実施の形態について添付の図面を参照して説明する。

【0015】

【第1実施形態、図1及び図2】

図1に示すように、本第1実施形態に係る積層型インダクタ10は、1ターンの渦巻形状のコイル導体パターン11をそれぞれ表面に形成したセラミックシート21と、2ターンの渦巻形状のコイル導体パターン12をそれぞれ表面に形成したセラミックシート22と、引出用導体パターン13、14をそれぞれ表面に形成したセラミックシート23、24等にて構成されている。セラミックシート21～24は、磁性体セラミック粉末や誘電体セラミック粉末を結合剤等と一緒に混練したものをシート状にしたものである。

【0016】

1ターンの渦巻形状のコイル導体パターン11を設けたセラミックシート21は互いに積層され、その上側及び下側に2ターンの渦巻形状のコイル導体パターン12を設けたセラミックシート22がそれぞれ積層されている。1ターンの渦巻形状のコイル導体パターン11のパターン幅は、2ターンの渦巻形状のコイル導体パターン12のパターン幅より太い。さらに、その上側及び下側に、引出用導体パターン13、14を設けたセラミックシート23、24がそれぞれ積層されている。つまり、セラミックシート21～24の積み重ね方向に対して平行な

方向において、ターン数の少ないコイル導体パターン11を間にし、上下外側にターン数の多いコイル導体パターン12を配置している。

【0017】

このとき、1ターンのコイル導体パターン11のパターン幅をP1とし、2ターンのコイル導体パターン12の、間隙を挟んで隣接する2本のパターン全体の幅をP2としたとき、P1=P2となるように設定した。さらに、平面視で、コイル導体パターン11の配置位置が、コイル導体パターン12の配置位置と略重なるように設定した。インダクタ10の小型化と電気特性の安定化をさらに向上させるためである。

【0018】

2ターンのコイル導体パターン12、1ターンのコイル導体パターン11及び引出用導体パターン13、14は、セラミックシート21～23のそれぞれに形成されたビアホール15a、15bを介して、順次、電気的に直列に接続される。これにより、コイル導体パターン11、12は、セラミックシート21～24の積み重ね方向に対して平行なコイル軸を有するコイル16を形成する。

【0019】

ここで、ビアホール15a、15bは、セラミックシート21～23の所定の位置に形成されている。すなわち、ビアホール15aは、コイル導体パターン11、12の渦巻形状の内側の位置（セラミックシート21～23の第1の位置）に形成されている。一方、ビアホール15bは、コイル導体パターン11、12の渦巻形状の外側の位置（セラミックシート21、22の第2の位置）に形成されている。従って、ビアホール15a、15bは各コイル導体パターン11、12に対して常に同じ位置にあり、パンチ金型によってビアホール用の貫通穴をセラミックシート21～23に形成する際、パンチ金型の種類が少なくてすみ、積層型インダクタ10の製造コストを低減できる。

【0020】

以上のセラミックシート21～24は、図1に示すように、順に積み重ねられ、その上下にカバー用セラミックシート（図示せず）を配置した後、プレス圧着及び一体的に焼成され、図2に示すような積層体20とされる。積層体20の両

端部には、端子電極1，2が設けられている。端子電極1，2は、Ag，Ag-Pd，Cu，Niなどの導電性ペーストを塗布後、焼付けたり、あるいは更に湿式めっきしたりすることによって形成される。端子電極1は引出用導体パターン13に電気的に接続され、端子電極2は引出用導体パターン14に電気的に接続されている。

【0021】

このような構成を有する積層型インダクタ10において、コイル16のインダクタンスは、ターン数が異なる2種類のコイル導体パターン11，12の合計ターン数の増減に伴って増減する。従って、1ターンのコイル導体パターン11を設けたセラミックシート21の枚数を調整することにより、コイル16のターン数を1ターン毎に調整することができる。つまり、コイル16のインダクタンス値の粗調整は、1ターンのコイル導体パターン11を設けたセラミックシート21の枚数を調整することにより行うことができる。従って、ターン数が偶数や奇数のコイルを構成したりすることもできる。そして、本第1実施形態では、コイル16のインダクタンス値の微調整を、従来と同様に、引出用導体パターン13，14の形状を変えることにより行っている。ただし、この引出用導体パターン13，14は、本発明の請求項1でいうところの、1ターン以上の渦巻形状を有するコイル導体パターンに相当しないことはいうまでもない。

【0022】

一方、2ターンのコイル導体パターン12によって、大きなインダクタンスが得られる。つまり、コイル16のインダクタンスは、ターン数の異なる渦巻形状のコイル導体パターン11，12の組合せにより、容易に目標の値にすることができる。このとき、コイル導体パターン12だけが多ターンであるため、全てのコイル導体パターンを多ターンにした従来の積層型インダクタと比較して、直流抵抗が低いインダクタ10が得られる。

【0023】

また、積層型インダクタ10は、セラミックシート21～24の積み重ね方向に対して平行な方向において、積層体20の中央部よりも上側及び下側に位置するコイル導体パターンのターン数が多くなっているので、コイル16の直流抵抗

値分布が積層体20の中央部で低く、上側及び下側で高くなる。従って、放熱効率の高い積層体20の上部及び下部での発熱量が大きくなり、放熱効率の低い中央部での発熱量が抑えられる。これにより、インダクタ10全体での放熱効率を高くすることができる。

【0024】

【第2実施形態、図3】

本実施形態に係るいま一つの積層型インダクタの構成を図3に示す。該積層型インダクタ10aは、図1及び図2を参照して説明した積層型インダクタ10において、1ターンの渦巻形状のコイル導体パターン11を設けたセラミックシート21及び2ターンの渦巻形状のコイル導体パターン12を設けたセラミックシート22に加えて、3ターンの渦巻形状のコイル導体パターン17を設けたセラミックシート27を用いたものである。すなわち、1ターンのコイル導体パターン11を設けたセラミックシート21の上に2ターンのコイル導体パターン12を設けたセラミックシート22を積み重ね、更にこのシート22の上に3ターンのコイル導体パターン17を設けたセラミックシート27を積み重ねて積層部18を構成する。そして、この積層部18を複数、積層している。なお、図3において、図1に対応するものには同じ符号を付して示している。

【0025】

このとき、1ターンのコイル導体パターン11のパターン幅をP1とし、2ターンのコイル導体パターン12の、間隙を挟んで隣接する2本のパターン全体の幅をP2とし、3ターンのコイル導体パターン17の、間隙を挟んで隣接する3本のパターン全体の幅をP3としたとき、 $P_1 = P_2 = P_3$ となるように設定した。さらに、平面視で、コイル導体パターン11、12、17のそれぞれの配置位置が略重なるように設定した。インダクタ10aの小型化と電気特性の安定化をさらに向上させるためである。

【0026】

3ターンのコイル導体パターン17、2ターンのコイル導体パターン12、1ターンのコイル導体パターン11及び引出用導体パターン13、14は、セラミックシート21～23、27のそれぞれに形成されたビアホール15a、15b

を介して、順次、電気的に直列に接続される。これにより、コイル導体パターン11, 12, 17は、セラミックシート21～24, 27の積み重ね方向に対し平行なコイル軸を有するコイル16aを形成する。

【0027】

ここで、ビアホール15a, 15bは、セラミックシート21～23, 27の所定の位置に形成されている。すなわち、ビアホール15aは、コイル導体パターン11, 12, 17の渦巻形状の内側の位置（セラミックシート21～23, 27の第1の位置）に形成されている。一方、ビアホール15bは、コイル導体パターン11, 12, 17の渦巻形状の外側の位置（セラミックシート21, 22, 27の第2の位置）に形成されている。

【0028】

以上のセラミックシート21～24, 27は、図3に示すように、順に積み重ねられ、その上下にカバー用セラミックシート（図示せず）を配置した後、プレス圧着及び一体的に焼成され、図2に示したような積層体20とされる。積層体20の両端部には、端子電極1, 2が設けられる。端子電極1は引出用導体パターン13に電気的に接続され、端子電極2は引出用導体パターン14に電気的に接続される。

【0029】

こうして得られた積層型インダクタ10aは、多ターンのコイル導体パターン12, 17の間に、ターン数が少ないコイル導体パターン11が略均等に配置されている。従って、セラミックシート21～24, 27とコイル導体パターン11, 12, 17を積層して圧着した際に発生する圧着歪みを抑制することができる。

【0030】

通常、多ターンのコイル導体パターンを複数、重ねて積層すると、この部分での圧着歪みが大きくなる。多ターンのコイル導体パターンはパターン幅がせまくなるため、セラミックシートとコイル導体パターンとの間に生じる段差によって、プレス圧着時に発生する圧着歪みが大きくなるからである。ところが、本第2実施形態のように、多ターンのコイル導体パターン12, 17の間に、ターン数

が少ないコイル導体パターン11を略均等に配置すると、パターン幅の狭いコイル導体パターン12と17の間に、パターン幅の広いコイル導体パターン11が介在するため圧着歪みが起きにくい。

【0031】

この結果、積層型インダクタ10aは、前記第1実施形態の積層型インダクタ10が奏する効果に加えて、量産性がよく、安定した電気的特性を有することができる。

【0032】

【第3実施形態、図4】

本実施形態に係るいま一つの積層型インダクタの構成を図4に示す。該積層型インダクタ10bは、図1及び図2を参照して説明した積層型インダクタ10において、1ターンの渦巻形状のコイル導体パターン11を設けたセラミックシート21及び2ターンの渦巻形状のコイル導体パターン12を設けたセラミックシート22に加えて、3ターンの渦巻形状のコイル導体パターン17を設けたセラミックシート27を用いたものである。すなわち、1ターンのコイル導体パターン11を設けたセラミックシート21を複数枚積み重ねた上に、2ターンのコイル導体パターン12を設けたセラミックシート22を複数枚積み重ね、更にこのシート22の上に3ターンのコイル導体パターン17を設けたセラミックシート27を複数枚積み重ねて構成する。なお、図4において、図1に対応するものには同じ符号を付して示している。

【0033】

以上の構成からなる積層型インダクタ10bは、前記第1実施形態の積層型インダクタ10が奏する効果に加えて、量産性がよく、安定した電気的特性を有することができる。

【0034】

【第4実施形態、図5】

本実施形態に係るいま一つの積層型インダクタの構成を図5に示す。該積層型インダクタ10cは、図1及び図2を参照して説明した積層型インダクタ10において、セラミックシート21～24の積み重ね方向に対して平行な方向におい

て、ターン数の多いコイル導体パターン12を間にし、上下外側にターン数の少ないコイル導体パターン11を配置したものである。なお、図5において、図1に対応するものには同じ符号を付して示している。

【0035】

以上の構成からなる積層型インダクタ10cは、積層体の中央部よりも上側及び下側に位置するコイル導体パターンのターン数が少なくなっているので、セラミックシート21～24を積層して圧着した際に発生する圧着歪みを小さくできる。すなわち、圧着時の歪みは内側より外側の方が大きいため、外側に歪みの起きにくいターン数の少ないコイル導体パターン11を配置することで圧着歪みを小さくできる。

【0036】

【他の実施形態】

本発明は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。例えば、コイルの巻回数、コイル導体パターンの形状等は仕様に合わせて種々のものが採用される。

【0037】

また、本発明は、積層型インダクタに限らず、積層型LC複合部品のインダクタ部や、積層型LR複合部品のインダクタ部、あるいは積層型コモンモードチョークコイル等に適用できる。さらに、前記実施形態は、コイルの軸が実装面に垂直なインダクタ、いわゆる縦巻き型のインダクタを例にして説明したが、コイルの軸が実装面に平行なインダクタ、いわゆる横巻き型のインダクタであってもよい。

【0038】

また、前記実施形態は、それぞれコイル導体パターンが形成されたセラミックシートを積み重ねた後、一体的に焼成するものであるが、必ずしもこれに限定されない。セラミックシートは予め焼成されたものを用いてもよい。また、以下に説明する製法によってインダクタを製作してもよい。印刷等の方法によりペースト状のセラミック材料にて絶縁体層を形成した後、その絶縁体層の表面にペースト状の導電性材料を塗布してコイル導体パターンを形成する。次に、ペースト状

のセラミック材料を前記コイル導体パターンの上から塗布してコイル導体パターンが内臓された絶縁体層とする。同様にして、コイル導体パターン間を電気的に接続しつつ、順に重ね塗りすることにより積層構造を有するインダクタが得られる。

【0039】

【実施例】

取得インダクタンスの目標値を $22 \mu\text{H}$ として、1ターン及び2ターンの渦巻形状のコイル導体パターンを用いて4種類の積層型インダクタ（試料1～試料4）を試作して評価した。その結果を表1に示す。試料1～3は同一ターン数のコイル導体パターンのみを用いたものであり、試料4は2種類の異なるターン数のコイル導体パターンを組み合わせたものである。表1において、セラミックシート材料Aは相対的に透磁率が低いセラミック材料であり、Bは相対的に透磁率が高いセラミック材料である。表1には、4種類の試料1～4に形成されたコイル導体パターンのパターン幅、形成されたコイルの巻回数、実際に得られたインダクタンス値、コイルの直流抵抗値及び許容電流値が示されている。

【0040】

【表1】

セラミックシート 材料	コイル導体パターン		コイルの 巻回数	インダクタンス (μ H)	直流抵抗 (Ω)	許容電流 (mA)
	ターン数	パターン幅 (mm)				
試料1 A	1ターン	0. 55	17. 5	14. 1	0. 82	180
試料2 A	2ターン	0. 25	18. 5	22. 2	1. 75	160
試料3 B	1ターン	0. 55	13. 5	22. 1	0. 62	80
試料4 A	1ターン 2ターン	0. 55 0. 25	16. 5 6. 0	22. 5	1. 28	140

表1

【0041】

表1から分かるように、試料1は、取得インダクタンス値が目標値22 μ Hに

達していない。これに対し、試料2及び試料3は、取得インダクタンス値が略目標値に達している。しかし、試料2は直流抵抗値が高く、また、試料3は許容電流値が小さい。一方、試料4は、試料2及び試料3よりもバランスのよい直流抵抗特性及び許容電流特性を有している。

【0042】

【発明の効果】

以上の説明からも明らかなように、本発明によれば、積層体内に形成されるコイルは、ターン数が異なる少なくとも2種類の渦巻形状のコイル導体パターンにより構成されるので、ターン数の異なるコイル導体パターンの組合せにより、コイルの巻回数を任意に調整することができ、容易に所望のインダクタンスを有する積層型インダクタを得ることができる。

【0043】

また、ピアホールを、絶縁体層の第1の位置又は第2の位置のいずれかの位置に設けるようにすることにより、ピアホールを形成するためのパンチ金型の種類を少なくすることができ、積層型インダクタの製造コストを低減することができる。

【0044】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンを間にして、外側にターン数の多いコイル導体パターンを配置することにより、コイルの直流抵抗値分布が積層体の中央部で低く、上側及び下側で高くなる。従って、放熱効率の高い積層体の上部及び下部での発熱量を大きくすることができ、放熱効率が高く信頼性の高い積層型インダクタを得ることができる。

【0045】

また、これとは逆に、外側にターン数の少ないコイル導体パターンを配置すれば、絶縁体層とコイル導体パターンを積層して圧着した際に発生する圧着歪みを小さくできる。圧着時の歪みは内側より外側の方が大きいため、外側に歪みの起きにくいターン数の少ないコイル導体パターンを配置することで圧着歪みを小さくできる。このようにコイル導体パターンの配置を変えることで、放熱効率を高

めたり、圧着歪みを小さくすることができる。

【0046】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順に前記コイル導体パターンを配置することにより、絶縁体層とコイル導体パターンを積層して圧着した際に発生する圧着歪みを小さくすることができる。

【0047】

また、絶縁体層の積み重ね方向に対して平行な方向において、ターン数の少ないコイル導体パターンから順にコイル導体パターンを配置した積層部を、複数積み重ねることにより、多ターンのコイル導体パターンの間のそれぞれに、ターン数が少ないコイル導体パターンを略均等に配置することができる。従って、絶縁体層とコイル導体パターンを積層して圧着した際に発生する圧着歪みを更に小さくすることができ、量産性がよく電気特性の安定した積層型インダクタを得ることができる。

【図面の簡単な説明】

【図1】

本発明に係る積層型インダクタの第1実施形態の構成を示す分解斜視図。

【図2】

図1に示した積層型インダクタの外観を示す斜視図。

【図3】

本発明に係る積層型インダクタの第2実施形態の構成を示す分解斜視図。

【図4】

本発明に係る積層型インダクタの第3実施形態の構成を示す分解斜視図。

【図5】

本発明に係る積層型インダクタの第4実施形態の構成を示す分解斜視図。

【図6】

従来の積層型インダクタのコイル導体パターンを示す説明図。

【符号の説明】

10, 10a, 10b, 10c … 積層型インダクタ

11, 12, 17 … 漩巻形状のコイル導体パターン

15a, 15b … ピアホール

16, 16a, 16b, 16c … コイル

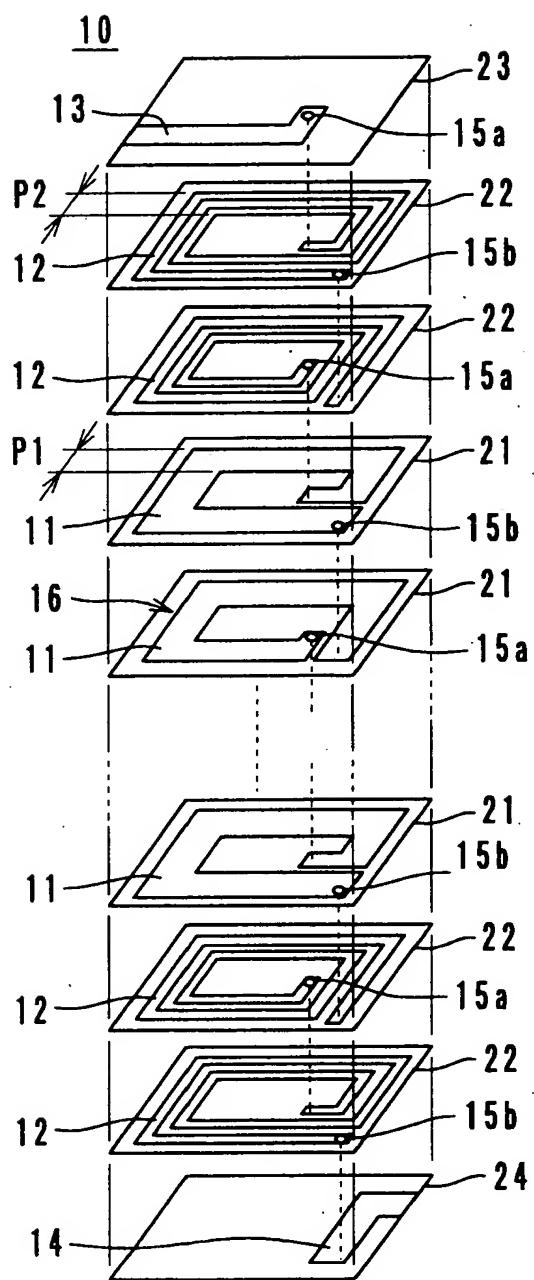
18 … 積層部

20 … 積層体

21~24, 27 … セラミックシート

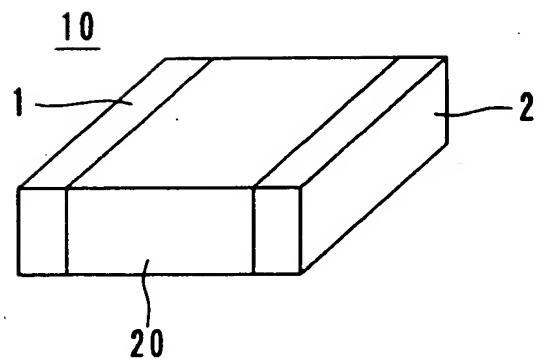
【書類名】 図面

【図1】

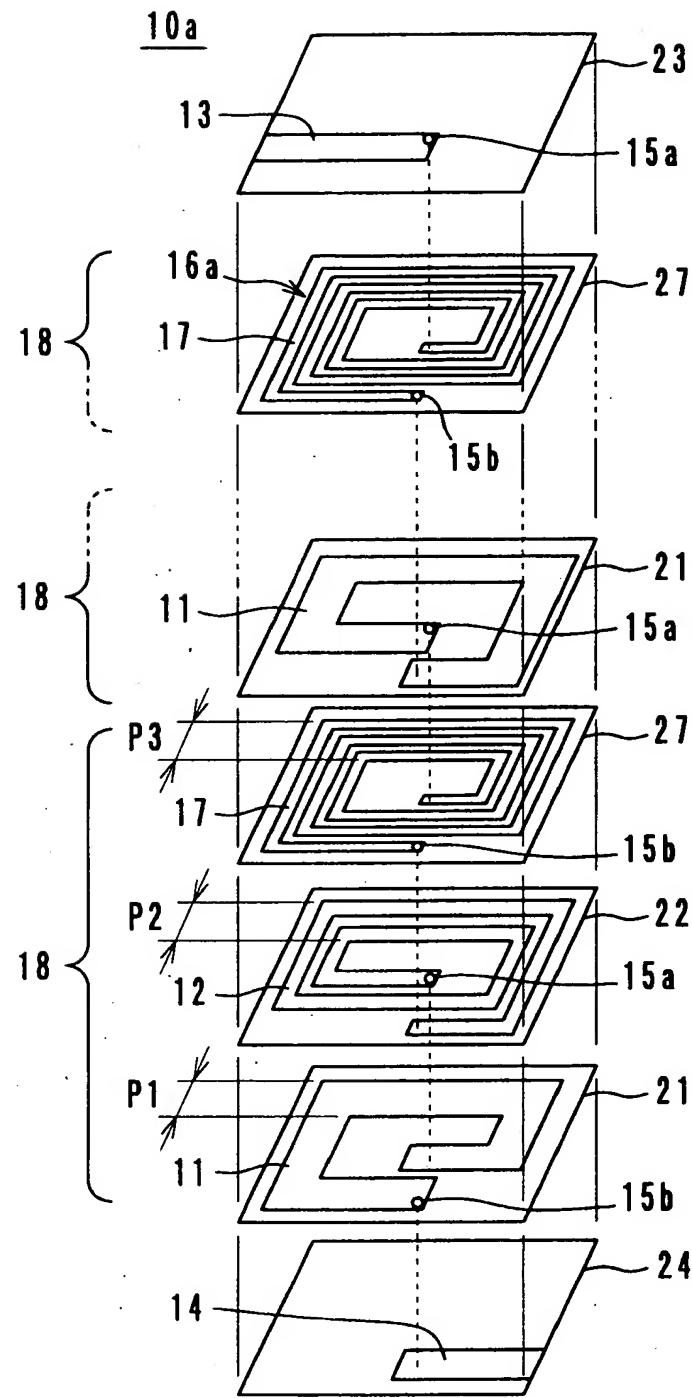


特2001-037072

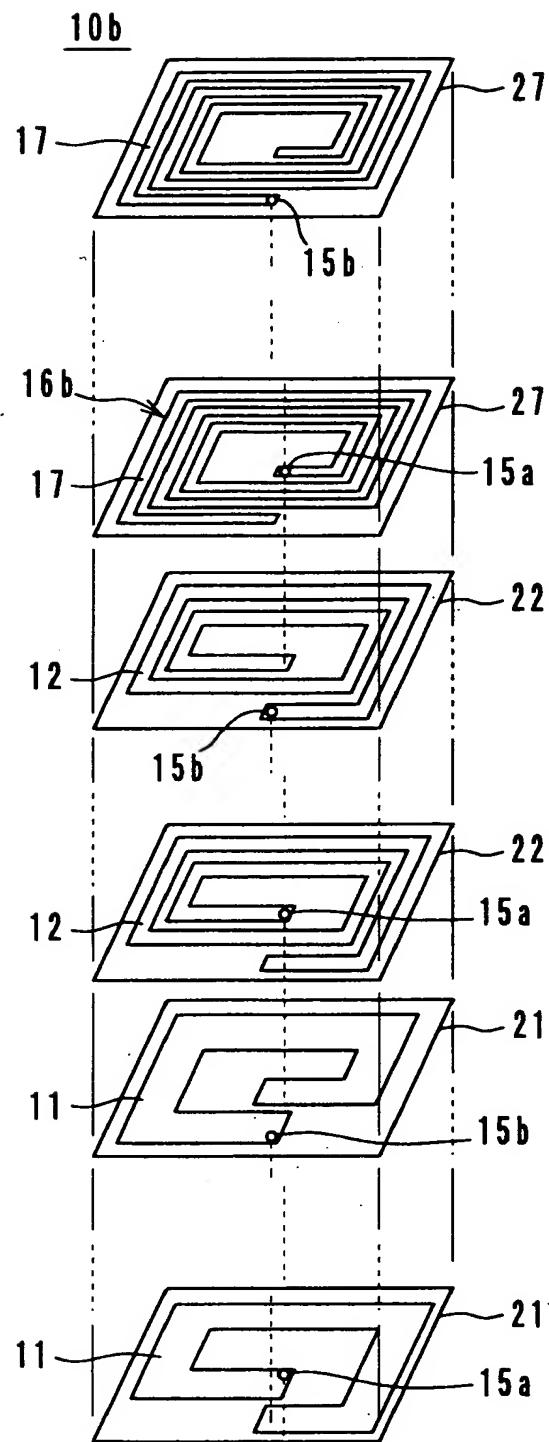
【図2】



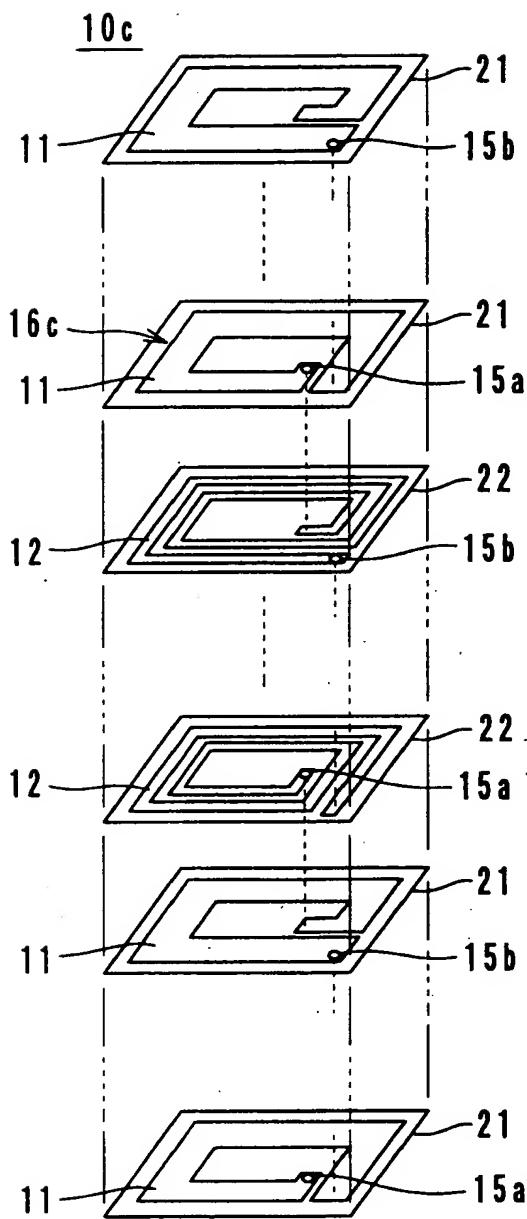
【図3】



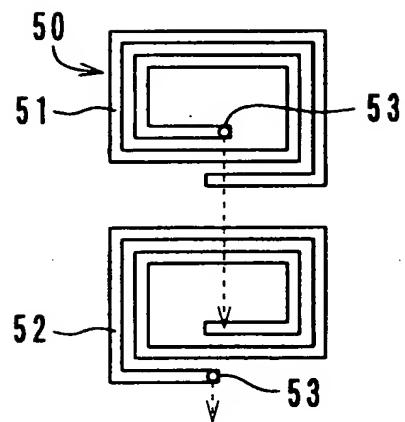
【図4】



【図5】



【図6】



【書類名】 要約書

【要約】

【課題】 設計の自由度が高く、かつ、容易に最適な特性を得ることができる積層型インダクタを提供する。

【解決手段】 1ターンの渦巻形状のコイル導体パターン11を設けたセラミックシート21と、2ターンの渦巻形状のコイル導体パターン12を設けたセラミックシート22と、引出用導体パターン13、14を設けたセラミックシート23、24がそれぞれ積層されている。コイル導体パターン11、12は、ビアホール15a、15bを介して、順次、電気的に直列に接続されている。ビアホール15a、15bは、セラミックシート21～23の所定の位置にそれぞれ形成されている。

【選択図】 図1

特2001-037072

出願人履歴情報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号

氏 名 株式会社村田製作所